

Specification

The invention relates to a method and a circuit arrangement for noise reduction of digitized television signals.

The known prior art from which the invention starts will be found, in particular, in DE 33 09 715 A1, and also likewise in DE 31 21 597 A1 and DE 33 07 687 A1. Such systems are based on the principle of so-called frame by frame comparison, wherein for the purpose of carrying out recursive operations one delays television signals already reduced in their noise component by the length of a frame period as compared to the non-reduced, still noise-containing input signals and forms at each pixel the difference between non-delayed and delayed television signals, which is used to generate a correction signal to reduce the noise component.

Noise reduction systems bearing a great similarity to so-called "interframe DPCM" circuits are already known from the GB journal "IEE Proc.", Vol. 127, Pt. G, No. 2, April 1980, 52-56 (T. J. Dennis) and the GB journal "Television Journal of the Royal Television Society", May-June 1980, 29-33 (J. R. Sanders). In particular, recursive digital filters and image storage tubes are used here.

Continuing development toward video communication forms of the future will therefore accomplish improvements in image quality by digital signal processing techniques. Further progress is anticipated for the entire communication system, i.e., from recording to transmission to playback. Compatibility with the existing system will be required.

One evolutionary step of a particular kind involves a full-field, high-resolution image reproduction using a high-definition television system (HDTV) with digital signal processing for recording and playback.

A survey on this subject was presented during the "International Radio Exhibit of Berlin", 30 August to 8 September 1985 (cf. the special reprint from the "Fair Service": Technical-Scientific Program).

The aim of noise reduction is to improve the image quality either immediately after the television camera or at the latest in a digital receiver. HDTV cameras of the early generations result in especially high noise components in the television signal, on account of the high bandwidth required.

A major problem with noise reduction is that noise can only be filtered out, without introducing additional local distortions, if few or no movements occur in the picture content.

Additional technical expense is needed for the detection of movements in the picture content and their treatment during the noise reduction. For example – see, in particular, the aforementioned DE 33 09 715 A1 – nonlinear circuits are used or scenes are divided into moving and nonmoving areas and only picture areas without moving content are subjected to noise reduction. Ways of dealing with this and similar problems are discussed, for example, in DE 33 19 438 A1 (= US 4,549,213, DE 29 17 022 A1, DE 26 58 676 A1, and also especially US 4,090,221, EP 00 64 192 A2 and DE 33 09 717 A1, besides the publications already mentioned.

Although noise in picture areas with moving contents and the movement itself are partly superimposed, the noise is perceived as especially troublesome for slowly moving picture contents. Moreover, a nonlinear filtering results in a kind of multiple pseudocontours at the edge of rather large and moving picture contents.

The basic problem of the invention consists in reducing the noise so much that no additional blurring is produced in the image, even during movements of the picture contents.

This is solved according to the invention by the technical teaching given in claim 1 for the method and claim 9 for the circuit arrangement. It deals with a kind of DPCM system. The essential notion of the invention is to calculate an estimate for the noise component and to derive this estimate from the noisy input signal. Such a noise reduction can be carried out for digitized television signals with component representation, i.e., for TV with traditional resolution, for HDTV, for studio systems, for television systems in the medical field, and the like.

Especially advantageous embodiments of the technical teaching of the invention are indicated in claims 2 to 8 and 10 to 22. These, as well as their advantages and differences as compared to the prior art, will be described in conjunction with the following explanations of the drawings.

The schematic diagrams show:

Fig. 1, a block diagram to illustrate the noise reduction system of the invention;

Fig. 2, a block diagram with the basic forms for the devices in the individual branches;

Fig. 3, a detailed block diagram for the branch used to generate a noise estimate signal;

Fig. 4, a characteristic for the different evaluation for high- and low-frequency components when generating the estimate signal;

Fig. 5, a block diagram for a maximum outfitting of the branch used to generate a noise estimate signal;

Fig. 6, a block diagram for an optimized configuration corresponding to Fig. 5;

Fig. 7, a block diagram to illustrate the principle of forming the average for a pixel;

Fig. 8, a general structure of a circuit for an averaging according to Fig. 7;

Fig. 9, a special structure of a circuit for an averaging according to Fig. 7;

Fig. 10, a general structure for a digital high-pass filter;

Fig. 11, a special structure of a circuit for a digital high-pass filter;

Fig. 12, a special structure for another optimized configuration of a circuit according to Fig. 5, and

Fig. 13, a diagram in the manner of a block diagram for a greatly simplified example of the time sequences in the noise reduction system according to the invention.

The block diagram shown in Fig. 1 reveals that something is subtracted from a noisy input signal presented at the input 1 of the circuit arrangement in a subtractor 4 before a noise-reduced output signal arrives at the output 2 of the circuit arrangement. For this, the most recent output signal put out is first stored in a frame storage 5. At another subtractor 3, a frame by frame comparison is done for each pixel, i.e., the difference is formed between the currently presented signal and the signal for this locally identical pixel, yet which was put out one frame period previously. This difference can theoretically take on any value, including zero, between the possible extremes.

Now, the solution of the invention is based on the principle of processing the signal which results from the frame by frame comparison, namely, generating from it by means 6 an estimate for the noise component, which is subtracted from the noisy but not otherwise altered output signal to furnish a noise-reduced output signal. In an unfavorable case, i.e., no estimate signal – for whatever reasons – the

noisy input signal arrives at the output totally unaltered.

The criteria by which a noise reduction is performed can be of various kinds. One hard to solve problem – as already mentioned – is to make allowance for movements in the image contents. Therefore, the further embodiments deal, for example, with measures and precautions primarily addressed to this goal.

As regards the distinguishability between high-frequency noise and rather high and low-frequency signal components attributable to movements of the image contents, let it first be noted that rapid movements produce lower-frequency changes over time than do slow movements and that sharp contours anyway are not expected or perceivable during rapid movements. As an explanation for this, consider that a large difference between the signals of two neighboring pixels occurs during a slow movement, while during fast movements such a difference is distributed over a series of pixels. Hence, one can now conclude that a linear filtering will be advantageous. Although this cannot sharply distinguish between rapid movements on the one hand and noise and slow movements on the other hand in the transitional region, such a distinction was not exactly possible anyway. To improve the results here, a further measure is adopted, namely, a different type of, i.e., nonlinear, evaluation of the filtered signal components, for which a control system is required.

According to Fig. 2, the control system 6.90 is based on the same results as are used to generate the estimate signal in the loop 6.00, namely, the difference signal from the frame by frame comparison that is performed in the subtractor 3.

The production of a motion-adapted estimate signal will be explained in greater detail by means of Fig. 3 and Fig. 4. The difference signal furnished by the output of the subtractor 3 can be positive or negative. Therefore, for the control system 6.90, an absolute value circuit 6.91 first determines the absolute value of this difference, which is then subjected to a two-dimensional filtering 6.92. The filter 6.92 produces an address for a tabular memory 6.93, corresponding to the direction (horizontal and vertical) of a detected movement and its dimension between the signals of spatially identical pixels that are separated by a frame period. This memory contains different coefficients x_1 and x_2 for the individual addresses i .

In two signal paths, which likewise emerge from the output of the subtractor 3, higher and lower-frequency signal components are admitted in differential manner. In the present example, only the signal components let through a high-pass filter 6.11 are in one path, and all the signal components without alteration are in the other path. However, these signals are evaluated differently in multiplication units 6.12 and 6.22 by means of the multipliers x_1 and x_2 from the tabular memory 6.93.

This occurs, for example, in the case of a slowly moving object in the image, i.e., small values for i , downstream from the low-pass filter 6.29 for a high-frequency change, such that the unfiltered signal is evaluated in the multiplication unit 6.22 with a large multiplier x_2 and the filtered signal is evaluated in the multiplication unit 6.12 with a small multiplier x_1 – cf. the characteristic curves for x_1 and x_2 in Fig. 4. The estimate signal composed from these two components in the addition unit 6.30, which is subtracted from the noisy input signal in the subtractor 4, therefore consists in this case of the sum of the products of a small multiplier x_1 times the signal produced by the high-pass filter 6.11 and of a large multiplier x_2 for the unfiltered difference signal from the frame by frame comparison. This means that primarily the high-frequency changes over time, i.e., noise, have been reduced in the output signal being put out at the output 2, which is also to be entered in the frame storage 5. The local resolution remains unchanged in these areas of the picture.

In the case of a rapidly moving object in the picture, components attributable to these lower-frequency changes over time in the difference signal are held back by the high-pass filter 6.11 and the high-frequency components in this path are evaluated with a large multiplier x_1 in the multiplication unit 6.12. For this purpose, the signal left unfiltered in the other path is evaluated with a small multiplier x_2 in the multiplication unit 6.22. The estimate signal after the addition unit 6.30 in turn reduces high-frequency components, i.e., noise, in the noisy input signal at the subtractor 4. No sharp contours are present anyway during rapid movements, on account of the camera integration. But the substantial benefit of these measures becomes evident for the midrange. Here, there is a gentle crossfading between the above-described extreme cases. Since these measures can be carried out individually for each separate pixel, the result is a rather optimal noise reduction over the entire image surface. The

control in this case can be exercised in particular as a function of the speed of movement of the particular image content. However, it is also possible to make allowance for, e.g., the direction and the sense of the direction of such speeds of movement in the control system.

Let us first go further into the possibility mentioned above for reducing contour blurring. This requires one to restrict to some degree the higher-frequency components after a certain limit. This can be accomplished by nonlinear signal converters 6.13, 6.23, 6.31 – see Fig. 5. If individual nonlinear characteristics are desired, such signal converters 6.13 and/or 6.23 should be provided with or without a nonlinear signal converter 6.31 for the final, compound estimate signal. In many instances, one such signal converter 6.31 should suffice.

Furthermore, Fig. 5 also shows a low-pass filter 6.21 in one of the two signal paths. This is recommended, e.g., when one source, such as a film scanner, contains predominantly lower-frequency noise, and so it can be relatively easily assumed that higher-frequency components will be caused primarily by slowly moving objects.

In this connection, circuitry simplifications are possible, since a nonlinear signal converter – the signal converter 6.13 or 6.23 in Fig. 5 – can be combined with the respective multiplication unit 6.12 or 6.22, since the multiplication units will work with different multipliers, depending on the desired nonlinear characteristic of the signal converter 6.13 or 6.23. One can use for this, e.g., ROM or (E)PROM components.

In similar manner – as Fig. 6 shows – the absolute value circuit 6.91 and the tabular memory 6.93 can also be combined. Furthermore, the nonlinearities 6.13 and/or 6.23 can also be taken into account in the tabular memory 6.93. This requires that the low-pass filter 6.92 in the arrangement of Fig. 3 be placed in front of the absolute value circuit 6.91, i.e., no other circuit components are located between the absolute value circuit 6.91 and the tabular memory 6.93. In this case, moreover, one can make multiple use of the two-dimensional low-pass filter 6.92, provided that its frequency response and that of the high-pass filter 6.11 add up to 1. A subtractor 6.19 can then replace the high-pass filter 6.11, and its second input will receive the output signal of the low-pass filter 6.92 from the control branch.

The function of a two-dimensional filter 6.92 can be illustrated by means of Fig. 7. In the chosen example, one must form the average for the signal of the pixel 517. The value for this

signal should take into account the values of the signals of neighboring pixels, here, those in the field lines above and below, in five columns each. These are the pixels 3 to 7, 515 to 519, and 1027 to 1031. Since, for the pixel 517, the average can only be formed when the signal for the pixel 1031 is also present, a basic delay results for the entire system, corresponding to the time required for 1 line + 2 pixels (cf. delay equalization 6.17; 6.27; 6.70).

This, moreover, establishes the need to provide the corresponding delay equalization 7 in the signal path for the noisy input signal – cf. Fig. 2 – which has not yet been mentioned.

Figure 8 shows a general structure for a circuit of an averaging unit as a special form of a two-dimensional low-pass filter 6.92. The signal for the pixel 1031 should be at its input. It goes directly to the summation unit. This also receives at the same time the signals of the other pixels used to form the average via several delay elements, for picture lines with 512 pixels there are, e.g., shift registers of 512τ , and also via five shift registers each of 1τ (τ denotes the time interval between two pixels).

The signals of the respective pixels are present in this circuit at the places indicated by the consecutive numbers. Thus, at the time of signal 1031, the averaging unit can put out the desired average of the signal for the pixel 517.

The signals can also be individually weighted – by means not shown here – in the individual lines going to the summation unit, so as to establish a two-dimensional frequency response.

For the summation unit, a relatively elaborate gate circuit is required here. Figure 9 shows a special, less elaborate structure. Its method of operation is that, first, three pixels at the left picture margin are combined, and so on, until the average has been created for a 5×3 matrix of pixels. This average is then present at the input of the single subtractor in the gate circuit. After this, the mean values of the left margin L of the 5×3 matrix are discarded during each pixel cycle, and the mean value of the new right margin R is added. At the time of the signal for pixel 1031, the input has, on the one hand, the mean value of the signal for pixel 516, and on the other hand it receives the mean value of the previous left margin L ($1026/514/2$) as subtrahend and that of the new right margin R ($1031/519/7$) as minuend. From this, the new mean value for the signal of pixel 517 is formed, put out, and saved in the last shift register for the next clock cycle.

Figure 10 shows the structure for a one-dimensional high-pass filter, e.g., for a high-pass filter 6.11. Here as well, τ denotes the time for one pixel cycle. This circuit works, e.g., with a 10 bit resolution and consists of two corresponding registers and adders. But the signals are usually differently weighted.

Figure 11 shows a special structure, in which the coefficients $-1/4$, $+1/2$, $-1/4$ are realized by circuitry components. The first bit MSB of a signal will serve here to designate the sign. An inverting INVERT and a shifting of the actual signal two places at an adder ADD results in the coefficient $-1/4$, a shifting of the signal one place results in $+1/2$.

Figure 12 shows a layout with PROM storages for multiplication units 6.12, 6.22 – possibly combined with nonlinear signal converters 6.13, 6.23 – and tabular memory 6.93 – possibly combined with the absolute value circuit 6.91. For the multiplication units 6.12, 6.22, a resolution of 12 bits or more is provided, e.g., 8 to 10 bits for the input signals and 4 bits for the multipliers x_1 , x_2 . From the resolution of the signals at the inputs of the subtractor 3 and at the output of the adder 6.30 one recognizes that the processing and storage of signals within the noise reduction system will occur with greater accuracy than is dictated by the resolution of the input and output signals. The size or capacity of the storage elements is obtained from information about the resolution of the signals.

Now, for a greatly simplified example, Fig. 13 will explain the primary events in the image storage 5 and in the branch for the noisy input signal between the input 1 of the circuit arrangement and the first input (+) of the second subtractor 4. Here – similar to the example involving Fig. 7 – an averaging will be done when calculating the estimate for the noise component. All of the processing steps will be assumed – for simplicity – to take place within the duration of one pixel cycle.

The signals present in the frame storage 5 are refreshed with each pixel cycle; thus, some of them come from the present, others from the preceding frame period, and they are subdivided into two fields 1.H and 2.H – in the greatly simplified example, 3 lines of 4 pixels each.

If the signal for pixel P 12 is present at the input 1, the signal P 12m is read from the storage 5 and the difference $\Delta 12$ is formed from these two by the subtractor 3. The calculation of a noise estimate is done for pixel P 6. For this, the control unit 6.90 in which the averages are formed receives the signal $\Delta 12$; this is also

subjected to a delay equalization 6.70, which furnishes a delay time that is needed to form the average in 6.90. In keeping with the example of Fig. 7, this is the time needed for 1 line + 2 pixels. From the delay equalization 6.70, it goes to the calculation part 6.00, i.e., the signal $\Delta 6$ from which $\Delta 6m$ is calculated. In order for the subtractor 4 to be able to form the difference $P 6m$, the noisy input signal must also be delayed in the delay equalization 7 by the time needed for 1 line + 2 pixels. $P6m$ now arrives at the output 2 and also at the image storage 5.

In Fig. 13, yet another delay equalization 1 τ is provided before the input of the frame storage 5. This means that a new signal P_{im} will only be written into the frame storage 5 when the processing for a signal Δ is completely finished.

Under this assumption, for example, it is possible to provide another subtractor, instead of the delay equalization 6.70, which will receive the noisy input signal delayed by the delay equalization 7, on the one hand, as well as the signal saved for the locally corresponding pixel of the preceding frame period, from a second read output of the image storage 5.

Contrary to the above assumption, the signal processing in the individual elements of the circuit arrangement requires different duration, in particular, more than would correspond to a single pixel cycle each time. It is therefore more sensible to have individually adjusted delay elements 6.17, 6.27 in each branch or path – as shown in Fig. 3, 5, and 6 – and to take into account the signal delays at once in the corresponding circuit elements.

For the hardware makeup of embodiments of the invention, commercially available circuit devices are sufficient, at least for TV signals corresponding to the conventional standard. Thus, e.g., for a one-dimensional high-pass filter, one requires two registers and two adders with 10 bit resolution; for an absolute value circuit, one needs a chip – depending on the number representation; for a two-dimensional low-pass filter (5x3 matrix), one needs two 8 bit line storages and three adders, as well as four 8 bit registers and five adders; for a tabular memory (6.93) one needs a bipolar PROM and for multiplication units (6.12, 6.22) an 8x8 bit product forming circuit. Adders and subtractors should be designed for 10 bit resolution. For the frame storage, one generally uses two field storages. The storage sizes are 2.9 Mbit for traditional TV standard – 576 lines, 512 pixels/line, 10 bit resolution – and 21.8 Mbit for

HDTV – 1250 lines, 1750 pixels/line, 10 bit resolution.

The components must be designed for a speed of around 75 ns for TV standard (traditional) and around 20 ns for HDTV. For HDTV, multiplication units can be replaced by shift registers and adders. The control signals can then be less than 8 bits in precision.

For noise reduction at the receiver side, it may be enough to only process the luminance signal in accordance with the embodiments of the invention. The circuit arrangements need not be so comfortably outfitted for the two chrominance signals as is recommended for the processing of the luminance signal or R, G, B signals and especially for noise reduction at the transmitter side. A single circuit arrangement can also be provided each time for the noise reduction of signals for chrominance and luminance or R, G, B components and these can be operated in time multiplex, especially when HDTV-suitable circuits can be used for conventional TV standard.

[end of translated excerpt]

⑬ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Patentschrift
⑩ DE 36 17 827 C 2

⑤ Int. Cl.⁵:
H 04 N 5/213
H 04 N 7/13
H 04 N 9/64
H 04 N 11/04

⑲ Aktenzeichen: P 36 17 827.6-31
⑳ Anmeldetag: 26. 5. 86
㉑ Offenlegungstag: 3. 12. 87
㉒ Veröffentlichungstag
der Patenterteilung: 9. 7. 92

DE 36 17 827 C 2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦③ Patentinhaber:

Heinrich-Hertz-Institut für Nachrichtentechnik Berlin
GmbH, 1000 Berlin, DE

⑦② Erfinder:

Schamel, Günter, Dipl.-Ing.; Kummerow, Thomas,
Dr.-Ing., 1000 Berlin, DE

⑤⑥ Für die Beurteilung der Patentfähigkeit
in Betracht gezogene Druckschriften:

DE	33 19 438 A1
=US	45 49 213
DE	33 09 717 A1
DE	33 09 715 A1
=GB	21 38 237 A
DE	33 07 687 A1
=GB	21 36 655 A
=US	45 39 594
DE	31 21 597 A1
=GB	20 99 657 A
=US	44 85 403
DE	29 17 022 A1
DE	26 58 676 A1
US	40 90 221
EP	00 64 192 A2

⑤④ Verfahren und Schaltungsanordnung zur Rauschreduktion digitalisierter Fernsehsignale

DE 36 17 827 C 2

Die Erfindung bezieht sich auf ein Verfahren und auf eine Schaltungsanordnung zur Rauschreduktion digitalisierter Fernsehsignale.

Der bekannte Stand der Technik, von dem die Erfindung ausgeht, ist insbesondere der DE 33 09 715 A1, in ähnlicher Weise auch den DE 31 21 597 A1 und DE 33 07 687 A1 zu entnehmen. Derartige Systeme beruhen auf dem Prinzip des sogenannten Bild-zu-Bild-Vergleichs, wobei zur Durchführung rekursiver Operationen in ihrem Rauschanteil bereits reduzierte Fernsehsignale gegenüber noch unvermindert verrauschten Eingangssignalen um die Dauer einer Vollbildperiode zu verzögern sind und für jeden Bildpunkt zwischen unverzögerten und verzögerten Fernsehsignalen die zur Erzeugung eines den Rauschanteil vermindernenden Korrektursignals heranzuziehende Differenz zu bilden ist.

Aus der GB-Zeitschrift "IEE Proc.", Bd. 127, Pt. G, Nr. 2, April 1980, 52—56 (T. J. Dennis) und der GB-Zeitschrift "Television Journal of the Royal Television Society", Mai — Juni 1980, 29—33 (J. R. Sanders) ist es bereits bekannt gewesen, Rauschreduktionssysteme vorzusehen, die große Ähnlichkeit mit sogenannten "Interframe DPCM"-Schaltungen zeigen. Insbesondere können dabei rekursive digitale Filter und Bildspeicher eingesetzt werden.

Im Zuge der Weiterentwicklung zu Bildkommunikationsformen der Zukunft sind also Verbesserungen der Bildqualität durch Maßnahmen bei der digitalen Signalverarbeitung zu erzielen. Weitere Fortschritte sind zu erwarten, die das gesamte Übermittlungssystem betreffen, d. h. von der Aufnahme über die Übertragung bis zur Wiedergabe. Dabei wird Kompatibilität zum bestehenden System gefordert.

Ein Evolutionsschritt besonderer Art ist mit einer gefächerten, hochauflösenden Bildwiedergabe durch ein hochzeitliches System (HDTV = High Definition Television) mit digitaler Signalverarbeitung bei Aufnahme und Wiedergabe verbunden.

Ein Überblick hierzu wurde anlässlich der "Internationalen Funkausstellung Berlin", 30. August bis 8. September 1985 (vgl. Sonderdruck aus dem "Messe-Service": Technisch-wissenschaftliches Programm) gegeben.

Die Rauschreduktion zielt darauf ab, die Bildqualität entweder schon unmittelbar hinter der Fernsehkamera oder spätestens in einem digitalen Empfänger zu verbessern. Kameras der ersten Generationen für HDTV führen infolge der hohen erforderlichen Bandbreite zu besonders hohen Rauschanteilen im Fernsehsignal.

Ein erhebliches Problem bei einer Reduktion des Rauschens besteht darin, daß es nur soweit ausgefiltert werden kann, ohne zusätzliche örtliche Verzerrungen herbeizuführen, als im Bildinhalt keine oder nur geringfügige Bewegungen auftreten.

Für die Detektion von Bewegungen im Bildinhalt und deren Berücksichtigung bei der Rauschreduktion ist weiterer technischer Aufwand erforderlich. Beispielsweise — vgl. insbesondere die eingangs genannte DE 33 09 715 A1 — werden nichtlineare Schaltungen eingesetzt oder Szenen in bewegte und nichtbewegte Bereiche unterteilt und bezüglich der Rauschreduktion nur Bildbereiche ohne bewegte Inhalte unterzogen. Mit Maßnahmen zur Bewältigung solcher und ähnlicher Probleme befassen sich — neben den zuvor bereits erwähnten Druckschriften — z. B. auch die DE 33 19 438 A1 (= US 45 49 213), die DE 29 17 022 A1, die DE 26 58 676 A1, insbesondere auch die US 40 90 221, die

EP 00 64 192 A2 und die DE 33 09 717 A1.

Obwohl Rauschen in Bildbereichen mit bewegten Inhalten und die Bewegung selbst sich teilweise überlagern, ist insbesondere bei langsam bewegten Bildinhalten das Rauschen als störend wahrnehmbar. Außerdem führt eine nichtlineare Filterung zu einer Art mehrfacher Pseudokonturen am Rand größerer, sich bewegender Bildinhalte.

Die der Erfindung zugrunde liegende Aufgabenstellung besteht nun darin, das Rauschen so zu reduzieren, daß auch bei Bewegungen des Bildinhalts keine zusätzliche Unschärfe im Bild erzeugt wird.

Gelöst wird dies gemäß der Erfindung durch die technische Lehre, die im Patentanspruch 1 für das Verfahren und im Patentanspruch 9 für die Schaltungsanordnung angegeben ist. Dabei handelt es sich zwar auch um eine Art DPCM-System. Der für die Erfindung wesentliche Gedanke besteht dabei darin, für den Rauschanteil eine Schätzwertberechnung vorzunehmen und diese Schätzwerte von dem verrauschten Eingangssignal abziehen. Eine derartige Rauschreduktion läßt sich bei digitalisierten Fernsehsignalen in Komponentendarstellung, also bei TV mit herkömmlicher Auflösung, bei HDTV, bei Studiosystemen, für Fernsehsysteme im medizinischen Bereich und dergleichen durchführen.

Besonders vorteilhafte Ausführungsformen der erfindungsgemäßen technischen Lehre sind in den Ansprüchen 2 bis 8 bzw. 10 bis 22 angegeben. Diese sowie deren Vorzüge und Unterschiede im Vergleich zum vorbekannten Stand der Technik werden im Zusammenhang mit den nachfolgenden Erläuterungen zu den Zeichnungen beschrieben.

Die schematischen Darstellungen zeigen:

Fig. 1: ein Blockschaltbild zur Veranschaulichung des erfindungsgemäßen Rauschreduktionssystems;

Fig. 2: ein Blockschaltbild mit den Grundformen der Einrichtungen in den einzelnen Zweigen;

Fig. 3: ein detaillierteres Blockschaltbild für den Zweig, der zur Erzeugung eines Schätzwertsignals für den Rauschanteil dient;

Fig. 4: eine Charakteristik für die unterschiedliche Bewertung höher- und niederfrequenter Anteile bei der Erzeugung des Schätzwertsignals;

Fig. 5: ein Blockschaltbild für eine maximale Ausstattung des Zweiges, der zur Erzeugung eines Schätzwertsignals für den Rauschanteil dient;

Fig. 6: ein Blockschaltbild für eine optimierte Ausbildung entsprechend Fig. 5;

Fig. 7: ein Schaubild zur Verdeutlichung des Prinzips einer Mittelwertbildung für einen Bildpunkt;

Fig. 8: eine allgemeine Struktur einer Schaltung für eine Mittelwertbildung gemäß Fig. 7;

Fig. 9: eine spezielle Struktur einer Schaltung für eine Mittelwertbildung gemäß Fig. 7;

Fig. 10: eine allgemeine Struktur für einen digitalen Hochpaß;

Fig. 11: eine spezielle Struktur einer Schaltung für einen digitalen Hochpaß;

Fig. 12: eine spezielle Struktur für eine weitere optimierte Ausbildung einer Schaltung gemäß Fig. 5 und

Fig. 13: ein Schaubild nach Art eines Blockschaltbildes für ein stark vereinfachtes Beispiel der zeitlichen Abläufe im erfindungsgemäßen Rauschreduktionssystem.

Das in Fig. 1 gezeigte Blockschaltbild läßt erkennen, daß von einem dem Eingang 1 der Schaltungsanordnung zugeführten verrauschten Eingangssignal an einem Subtrahierer 4 etwas abgezogen wird, bevor an den

Ausgang 2 der Schaltungsanordnung ein rauschreduziertes Ausgangssignal gelangt. Dazu wird zunächst das zuletzt ausgegebene Ausgangssignal in einem Vollbildspeicher 5 abgespeichert. An einem weiteren Subtrahierer 3 wird für jeden Bildpunkt ein Bild-zu-Bild-Vergleich durchgeführt, d.h. die Differenz gebildet zwischen dem aktuell angelieferten Signal und dem Signal für diesen örtlich identischen Bildpunkt, das jedoch eine Vollbildperiode zuvor abgegeben worden ist. Diese Differenz kann theoretisch jeden Wert, einschließlich Null, zwischen den möglichen Extrema annehmen.

Der erfindungsgemäßen Lösung liegt nun das Prinzip zugrunde, das Signal, das sich als Ergebnis des Bild-zu-Bild-Vergleichs ergibt, zu verarbeiten, nämlich daraus mit Mitteln 6 einen Schätzwert für den Rauschanteil zu erzeugen, der von dem verrauschten, ansonsten in keiner Weise veränderten Eingangssignal abgezogen wird, um ein rauschreduziertes Ausgangssignal bereitzustellen. In einem ungünstigen Fall, d.h. bei — aus welchen Gründen auch immer — fehlendem Schätzwertsignal, gelangt das verrauschte Eingangssignal völlig unverändert zum Ausgang.

Die Kriterien, nach denen eine Rauschreduktion erfolgen soll, können unterschiedlicher Art sein. Eines der schwer zu lösenden Probleme ist — wie bereits eingangs erwähnt — die Berücksichtigung von Bewegungen im Bildinhalt. Die weiteren Ausführungen befassen sich deshalb beispielhaft mit Maßnahmen und Vorkehrungen, die in erster Linie zu diesem Zweck ergriffen werden können.

Hinsichtlich der Unterscheidbarkeit zwischen hochfrequentem Rauschen und höher- und niederfrequenten, auf Bewegungen des Bildinhalts zurückzuführender Signalanteile läßt sich zunächst feststellen, daß schnelle Bewegungen niederfrequenter zeitliche Änderungen bewirken als langsame Bewegungen und daß scharfe Konturen bei schnellen Bewegungen ohnehin nicht erwartet werden und wahrnehmbar sind. Als Erklärung hierzu kann die Vorstellung dienen, daß sich bei einer langsamen Bewegung ein großer Unterschied zwischen den Signalen zweier benachbarter Bildpunkte ergibt, bei schnellen Bewegungen hingegen sich ein solcher Unterschied über eine Reihe von Bildpunkten verteilt. Hieraus läßt sich nun der Schluß ziehen, daß eine lineare Filterung vorteilhaft ist. Dadurch lassen sich zwar schnelle Bewegungen einerseits und Rauschen sowie langsame Bewegungen andererseits im Übergangsbereich nicht scharf voneinander trennen, was aber ohnehin nicht genau möglich ist. Um hier die Auswirkungen zu verbessern, kommt eine weitere Maßnahme, nämlich eine unterschiedliche, d.h. nichtlineare Bewertung der ausgefilterten Signalanteile zur Anwendung, für die eine Steuerung erforderlich ist.

Gemäß Fig. 2 erfolgt die Steuerung 6.90 auf der Grundlage derselben Ergebnisse, die zur Erzeugung des Schätzwertsignals in der Schleife 6.00 dienen, nämlich dem Differenzsignal aus dem Bild-zu-Bild-Vergleich, der im Subtrahierer 3 vorgenommen wird.

Anhand von Fig. 3 und Fig. 4 soll die Erzeugung eines bewegungsadaptierten Schätzwertsignals näher erläutert werden: Das vom Ausgang des Subtrahierers 3 bereitgestellte Differenzsignal kann positiv oder negativ sein. Deshalb wird für die Steuerung 6.90 zunächst mittels eines Betragsbildners 6.91 der Betrag dieser Differenz ermittelt und sodann einer zweidimensionalen Filterung 6.92 unterzogen. Das Filter 6.92 liefert entsprechend der Richtung — horizontal und vertikal — einer detektierten Bewegung und deren Ausmaß zwischen

den Signalen örtlich identischer, zeitlich um eine Vollbildperiode auseinanderliegender Bildpunkte eine Adresse für einen Tabellenspeicher 6.93, der für die einzelnen Adressen i unterschiedliche Koeffizienten x_1 und x_2 enthält.

In zwei Signalfaden, die ebenfalls vom Ausgang des Subtrahierers 3 abgehen, werden höher- und niederfrequente Signalanteile unterschiedlich belassen, im vorliegenden Beispiel in einem Pfad mittels eines Hochpasses 6.11 nur die dort durchgelassenen Signalanteile, im anderen Pfad alle Signalanteile unverändert. Mittels der Multiplikatoren x_1 und x_2 aus dem Tabellenspeicher 6.93 werden diese Signale jedoch unterschiedlich in Multiplizierern 6.12 bzw. 6.22 bewertet.

Dies geschieht z.B. im Falle eines sich langsam bewegenden Objektes im Bild, d.h. kleiner Werte für i , hinter dem Tiefpaß 6.29 für eine hochfrequente Änderung in der Weise, daß das ungefilterte Signal im Multiplizierer 6.22 mit einem großen Multiplikator x_2 , das gefilterte Signal im Multiplizierer 6.12 mit einem kleinen Multiplikator x_1 — vgl. Kennlinien für x_1 und x_2 in Abhängigkeit von i in Fig. 4 — bewertet wird. Das aus diesen beiden Anteilen im Addierer 6.30 zusammengesetzte Schätzwertsignal, das im Subtrahierer 4 vom verrauschten Eingangssignal abgezogen wird, besteht in diesem Fall also aus der Summe der Produkte eines kleinen Multiplikators x_1 mit dem vom Hochpaß 6.11 gefilterten Signal und eines großen Multiplikators x_2 für das ungefilterte Differenzsignal aus dem Bild-zu-Bild-Vergleich. Das bedeutet, in dem am Ausgang 2 abzugebenden Ausgangssignal, das auch in den Vollbildspeicher 5 einzuschreiben ist, werden hauptsächlich die hochfrequenten zeitlichen Änderungen reduziert, also Rauschen. Die örtliche Auflösung bleibt in diesen Bildbereichen unbeeinflusst.

Im Falle eines sich schnell bewegendes Objekts im Bild werden die auf diese niederfrequenten zeitlichen Änderungen des Differenzsignals zurückzuführenden Anteile vom Hochpaß 6.11 zurückgehalten und die hochfrequenten Anteile in diesem Pfad mit einem großen Multiplikator x_1 im Multiplizierer 6.12 bewertet. Dafür erfolgt eine Bewertung des ungefiltert belassenen Signals im anderen Pfad mit einem kleinen Multiplikator x_2 im Multiplizierer 6.22. Das Schätzwertsignal hinter dem Addierer 6.30 reduziert beim verrauschten Eingangssignal im Subtrahierer 4 wiederum hochfrequente Anteile, also Rauschen. Scharfe Konturen sind bei schnellen Bewegungen infolge der Kameraintegration ohnehin nicht vorhanden. Der wesentliche Vorzug dieser Maßnahmen wird jedoch deutlich für den mittleren Bereich. Hier erfolgt ein weiches Umblenden zwischen den oben erläuterten extremen Fällen. Da diese Maßnahmen für jeden einzelnen Bildpunkt individuell durchgeführt werden, ergibt sich über die gesamte Bildfläche auf diese Weise eine wohl optimale Rauschreduktion. Die Steuerung hierbei kann insbesondere in Abhängigkeit von der Geschwindigkeit der Bewegung des betreffenden Bildinhalts erfolgen. Es ist jedoch auch möglich, z.B. die Richtung und den Richtungssinn solcher Bewegungsgeschwindigkeiten in die Steuerung mit einzubeziehen.

Zunächst wird noch auf die etwas weiter oben schon erwähnte Möglichkeit eingegangen, auch Konturschärfen zu verringern. Hierzu ist es erforderlich, höherfrequente Anteile von einer gewissen Grenze ab in gewissem Umfang zu begrenzen. Dies kann durch nichtlineare Signalumwandler 6.13, 6.23, 6.31 — vgl. Fig. 5 — erreicht werden. Werden individuelle nichtlineare Kennlinien gewünscht, sind derartige Signalumwandler

6.13 und/oder 6.23 mit oder ohne einen nichtlinearen Signalumwandler 6.31 für das zusammengesetzte, fertige Schätzwertsignal vorzusehen. In vielen Fällen dürfte allein ein solcher Signalumwandler 6.31 ausreichen.

Außerdem zeigt Fig. 5 auch noch einen Tiefpaß 6.21 in einem der beiden Signalpfade. Dessen Einsatz empfiehlt sich z.B. dann, wenn eine Quelle, z.B. ein Filmabtaster, vorwiegend niederfrequentes Rauschen enthält, also verhältnismäßig leicht vorausgesetzt werden kann, daß höherfrequente Anteile hauptsächlich von langsam bewegten Objekten hervorgerufen sein können.

In diesem Zusammenhang ergeben sich schaltungs-technische Vereinfachungen insoweit, als sich ein nicht-linearer Signalwandler — in Fig. 5 die Signalwandler 6.13 bzw. 6.23 — mit den jeweiligen Multiplizierern 6.12 bzw. 6.22 vereinigen lassen, indem die Multiplizierer mit unterschiedlichen Multiplikatoren, entsprechend der gewünschten nichtlinearen Kennlinie des Signalwandlers 6.13 bzw. 6.23 arbeiten. Hierzu können beispielsweise ROM- oder (E)PROM-Bauelemente verwendet werden.

In ähnlicher Weise lassen sich — wie Fig. 6 zeigt — auch der Betragsbildner 6.91 und der Tabellenspeicher 6.93 vereinigen. Weiterhin können im Tabellenspeicher 6.93 auch noch die Nichtlinearitäten 6.13 und/oder 6.23 berücksichtigt sein. Voraussetzung dabei ist, daß gegenüber der in Fig. 3 gezeigten Anordnung der Tiefpaß 6.92 vor dem Betragsbildner 6.91 angeordnet ist, d.h. zwischen Betragsbildner 6.91 und Tabellenspeicher 6.93 sich keine weitere Schaltungseinheit befindet. In diesem Falle läßt sich zudem der zweidimensionale Tiefpaß 6.92 unter der Voraussetzung, daß sich sein Frequenzgang und der des Hochpasses 6.11 zu 1 ergänzen, mehrfach nutzen: An die Stelle des Hochpasses 6.11 kann dann ein Subtrahierer 6.19 treten, dessen zweiter Eingang mit dem Ausgangssignal des Tiefpasses 6.92 aus dem Steuer-Abzweig gespeist wird.

Anhand der Fig. 7 läßt sich die Funktion eines zweidimensionalen Filters 6.92 verdeutlichen. Im gewählten Beispiel soll der Mittelwert für das Signal des Bildpunktes 517 gebildet werden. Der Wert für dieses Signal soll die Werte der Signale benachbarter Bildpunkte berücksichtigen, hier jeweils die in den Halbbild-Zeilen darüber und darunter und dort jeweils in fünf Spalten. Das sind die Bildpunkte 3 bis 7, 515 bis 519 und 1027 bis 1031. Da für den Bildpunkt 517 die Mittelwertbildung erst dann vorgenommen werden kann, wenn auch das Signal für den Bildpunkt 1031 vorliegt, ergibt sich eine Grundverzögerung für das gesamte System, die der Dauer entspricht, die für 1 Zeile + 2 Bildpunkte benötigt wird (vgl. Laufzeitausgleich 6.17; 6.27; 6.70).

Hierauf begründet sich übrigens die Notwendigkeit, im Signalzweig für das verrauschte Eingangssignal — vgl. Fig. 2 — den entsprechenden, bislang noch nicht erwähnten Laufzeitausgleich 7 vorzusehen.

Die Fig. 8 zeigt eine allgemeine Struktur für eine Schaltung eines Mittelwertbildners als Sonderform eines zweidimensionalen Tiefpasses 6.92. Am Eingang soll sich das Signal für den Bildpunkt 1031 befinden. Es gelangt unmittelbar an den Summenbildner. Dieser erhält außerdem zum selben Zeitpunkt die Signale der übrigen, zur Mittelwertbildung heranzuziehenden Bildpunkte über mehrere Verzögerungsglieder, für Bildzeilen mit 512 Punkten sind das z.B. Schieberegister zu 512 τ , sowie über je fünf Schieberegister zu je 1 τ (mit τ ist der zeitliche Abstand zweier Bildpunkte bezeichnet).

Die Signale der betreffenden Bildpunkte befinden sich in dieser Schaltung an den mit den laufenden Num-

mern gekennzeichneten Stellen. Der Summenbildner kann also zum Zeitpunkt des Signals 1031 den gewünschten Mittelwert des Signals für den Punkt 517 ausgeben.

In den einzelnen Zuleitungen zum Summenbildner können die Signale noch einzeln — mittels hier nicht dargestellter Mittel — gewichtet, somit ein zweidimensionaler Frequenzgang festgelegt werden.

Für den Summenbildner wird hierbei eine verhältnismäßig aufwendige Gatterschaltung benötigt. Die Fig. 9 zeigt eine spezielle, weniger aufwendige Struktur. Deren Funktionsweise besteht darin, daß zunächst drei Punkte am linken Bildrand zusammengefaßt werden und so weiter, bis der Mittelwert einer 5×3 -Matrix von Bildpunkten entstanden ist. Dieser Mittelwert befindet sich dann am Eingang des einzigen Subtrahierers in der Gatterschaltung. Hernach fallen bei jedem Bildpunktakt die Mittelwerte des linken Randes L der 5×3 -Matrix weg, und es kommt der Mittelwert des neuen rechten Randes R hinzu. Zum Zeitpunkt des Signals für den Bildpunkt 1031 am Eingang befindet sich am letzten Addierer der Gatterschaltung einerseits der Mittelwert des Signals für den Punkt 516, und andererseits erhält er den Mittelwert des bisherigen linken Randes L ($1026/514/2$) als Subtrahend und den des neuen rechten Randes R ($1031/519/7$) als Minuend. Hieraus wird der neue Mittelwert für das Signal des Bildpunktes 517 gebildet, ausgegeben und im letzten Schieberegister für den nächsten Takt abgespeichert.

Die Fig. 10 zeigt die Struktur für einen eindimensionalen Hochpaß, z.B. für einen Hochpaß 6.11. Auch hier ist mit τ die Dauer eines Bildpunktaktes bezeichnet. Diese Schaltung arbeitet z.B. mit einer 10 bit-Auflösung und besteht aus jeweils zwei entsprechenden Registern und Addierern. Üblicherweise werden dabei allerdings die Signale unterschiedlich gewichtet.

In Fig. 11 ist eine spezielle Struktur gezeigt, bei der die Koeffizienten $-1/4$, $+1/2$, $-1/4$ durch schaltungs-technische Maßnahmen realisiert sind. Das erste Bit MSB eines Signals soll hier zur Kennzeichnung des Vorzeichens dienen. Eine Invertierung INVERT und eine Verschiebung des eigentlichen Signals um zwei Stellen an einem Addierer ADD führt zum Koeffizienten $-1/4$, eine Verschiebung des Signals um eine Stelle zum Koeffizienten $+1/2$.

In Fig. 12 ist ein Aufbau mit PROM-Speichern für Multiplizierer 6.12, 6.22 — gegebenenfalls vereinigt mit nichtlinearen Signalwandlern 6.13, 6.23 — und Tabellenspeicher 6.93 — gegebenenfalls vereinigt mit dem Betragsbildner 6.91 — dargestellt. Für die Multiplizierer 6.12, 6.22 ist eine Auflösung von 12 bit oder mehr, z.B. 8 bis 10 bit für die Eingangssignale und 4 bit für die Multiplikatoren x_1 , x_2 vorgesehen. Aus den Angaben zur Auflösung der Signale an den Eingängen des Subtrahierers 3 und am Ausgang des Addierers 6.30 ist zu erkennen, daß innerhalb des Rauschreduktionssystems die Verarbeitung und Speicherung von Signalen mit höherer Genauigkeit erfolgen sollte, als durch die Auflösung der Eingangs- und Ausgangssignale vorgegeben ist. Die Größe bzw. Kapazität der Speicherelemente ergibt sich aus den Angaben zur Auflösung der Signale.

Anhand der Fig. 13 werden für ein stark vereinfachtes Beispiel nunmehr noch die prinzipiellen Vorgänge im Bildspeicher 5 und im Zweig für das verrauschte Eingangssignal zwischen dem Eingang 1 der Schaltungsanordnung und dem ersten Eingang (+) des zweiten Subtrahierers 4 erläutert. Hierbei soll — ähnlich dem Beispiel im Zusammenhang mit Fig. 7 — eine Mittelwert-

bildung bei der Berechnung des Schätzwertes für den Rauschanteil durchgeführt werden. Sämtliche Verarbeitungsvorgänge sollen — der Einfachheit halber angenommen — innerhalb der Dauer eines Bildpunktaktes erfolgen.

Die im Vollbildspeicher 5 befindlichen Signale werden mit jedem Bildpunktakt aktualisiert; sie entstammen also teils der aktuellen, teils der vorangegangenen Vollbildperiode und sind in zwei Halbbilder 1.H und 2.H — im stark vereinfachten Beispiel zu je 3 Zeilen à 4 Punkte — untergliedert.

Befindet sich am Eingang 1 das Signal für den Bildpunkt P 12, wird aus dem Speicher 5 das Signal P 12m gelesen und aus diesen beiden vom Subtrahierer 3 die Differenz $\Delta 12$ gebildet. Die Berechnung eines Rauschschätzwertes erfolgt für den Bildpunkt P 6. Dazu erhält die Steuerung 6.90, in der die Mittelwerte gebildet werden, das Signal $\Delta 12$; dieses wird außerdem einem Laufzeitausgleich 6.70 zugeführt, der eine Verzögerungszeit liefert, die zur Mittelwertbildung in 6.90 benötigt wird. Entsprechend dem Beispiel gemäß Fig. 7 ist das die Zeit, die für 1 Zeile + 2 Bildpunkte erforderlich ist. Vom Laufzeitausgleich 6.70 gelangt an den Berechnungsteil 6.00 also das Signal $\Delta 6$, aus dem $\Delta 6m$ berechnet wird. Damit der Subtrahierer 4 die Differenz P 6m bilden kann, muß das verrauschte Eingangssignal im Laufzeitausgleich 7 ebenfalls um die Dauer verzögert werden, die für 1 Zeile + 2 Bildpunkte erforderlich ist. P 6m gelangt nun an den Ausgang 2 sowie zum Bildspeicher 5.

In Fig. 13 ist vor dem Eingang des Vollbildspeichers 5 noch ein Laufzeitausgleich 1 τ angegeben. Dies soll verdeutlichen, daß ein neues Signal P_m erst dann in den Vollbildspeicher 5 eingeschrieben werden soll, wenn die Verarbeitung für ein Signal Δm vollständig abgeschlossen ist.

Unter dieser Voraussetzung ist es beispielsweise möglich, anstelle des Laufzeitausgleichs 6.70 einen weiteren Subtrahierer vorzusehen, dem einerseits das vom Laufzeitausgleich 7 verzögerte verrauschte Eingangssignal sowie von einem zweiten Leseausgang am Bildspeicher 5 das für den örtlich entsprechenden Bildpunkt der vorangegangenen Vollbildperiode abgelegte Signal zugeführt wird.

Entgegen der oben gemachten Annahme benötigt die Signalverarbeitung in den einzelnen Elementen der Schaltungsanordnung unterschiedliche Dauer, insbesondere auch mehr als jeweils einem Bildpunktakt entspricht. Es ist deshalb sinnvoller, in jedem Zweig oder Pfad — wie in Fig. 3, 5 und 6 dargestellt — individuell eingestellte Laufzeitglieder 6.17; 6.27 vorzusehen und dort die Signallaufzeiten in den zugehörigen Schalteinrichtungen sogleich mit zu berücksichtigen.

Für den hardwaremäßigen Aufbau von Ausführungsformen der Erfindung sind, jedenfalls für TV-Signale entsprechend der derzeit herkömmlichen Norm, handelsübliche Schalteinrichtungen ausreichend. So werden z.B. für einen eindimensionalen Hochpaß zwei Register sowie zwei Addierer mit 10 bit-Auflösung, für einen Betragsbildner — je nach Zahlendarstellung — ein Chip, für ein zweidimensionales Tiefpaßfilter (5×3 -Matrix) zwei 8 bit Zeilenspeicher und drei Addierer sowie vier 8 bit Register und fünf Addierer, für einen Tabellenspeicher — 6.93 — ein bipolares PROM und für Multiplizierer — 6.12; 6.22 — 8×8 bit Produktbildner benötigt. Addierer bzw. Subtrahierer sollten für 10 bit-Auflösung ausgelegt sein. Für den Vollbildspeicher werden in der Regel zwei Halbbildspeicher verwendet. Die Speichergrößen ergeben sich für herkömmliche TV-Norm

— 576 Zeilen, 512 Punkte/Zeile, 10 bit Auflösung — zu 2,9 Mbit, bei HDTV — 1250 Zeilen, 1750 Punkte/Zeile, 10 bit Auflösung — zu 21,8 Mbit.

Die Bauteile müssen bei TV-Norm (herkömmlich) für eine Geschwindigkeit von ca. 75 ns, für HDTV für ca. 20 ns ausgelegt sein. Bei HDTV können Multiplizierer durch Schieberegister und Addierer ersetzt werden. Dabei können die Steuersignale weniger als 8 bit genau sein.

Für empfängerseitige Rauschreduktion kann es ausreichen, lediglich das Luminanzsignal entsprechend den Ausführungsformen der Erfindung zu behandeln. Für die beiden Chrominanzsignale brauchen die Schaltungsanordnungen nicht so komfortabel ausgestattet zu sein, wie dies für die Behandlung des Luminanz- oder von R-, G-, B-Signalen und insbesondere für die senderseitige Rauschreduktion zu empfehlen ist. Für die Rauschreduktion von Signalen für Chrominanz und Luminanz bzw. R-, G-, B-Komponenten kann auch jeweils nur eine Schaltungsanordnung vorgesehen und diese im Zeitmultiplex betrieben werden, insbesondere dann, wenn HDTV geeignete Schaltungen für herkömmliche TV-Norm einsetzbar sind.

Patentansprüche

1. Verfahren zur Rauschreduktion digitalisierter Fernsehsignale, bei welchem zur Durchführung rekursiver Operationen in ihrem Rauschanteil reduzierte Fernsehsignale gegenüber noch unvermindert verrauschten Eingangssignalen um die Dauer einer Vollbildperiode zu verzögern sind und für jeden Bildpunkt zwischen unverzögerten und verzögerten Fernsehsignalen die zur Erzeugung eines den Rauschanteil vermindernenden Korrektursignals heranzuziehende Differenz zu bilden ist, dadurch gekennzeichnet, daß

- rauschreduzierte Fernsehsignale zeitgleich mit ihrer Bildung als Ausgangssignale bereitgestellt sowie zur Verzögerung um die Dauer einer Vollbildperiode abgespeichert werden,
- als Korrektursignal für jeden Bildpunkt ein Schätzwertsignal in einem Verarbeitungsprozeß erzeugt wird, bei dem das Signal der heranzuziehenden momentanen Differenz, gesteuert durch unterschiedlich bezüglich ihrer Frequenzlagen bewertete Anteile von für örtlich benachbarte Bildpunkte vorliegenden Differenzsignalen, adaptiert wird, und
- rauschreduzierte Ausgangssignale jeweils aus der Differenz zwischen aktuell angelieferten Fernsehsignalen und bildpunktmäßig zugehörigen Schätzwertsignalen bestehen.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Erzeugung des Schätzwertsignals mittels einer kombinierten linearen Filterung und einer nichtlinearen Beeinflussung des Differenzsignals erfolgt.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß ein bewegungsadaptiertes Schätzwertsignal erzeugt wird.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß zur Erzeugung des bewegungsadaptierten Schätzwertsignals für den Rauschanteil eine weiche Umblendung zwischen zwei Signalen vorgenommen wird, die beide vom Differenzsignal des Bild-zu-Bild-Vergleichs abgeleitet werden, in denen jedoch höher- und niederfrequenzere Anteile un-

terschiedlich belassen und bewertet werden, wobei die Steuerung dieser Bewertungen in Abhängigkeit von der Bewegungsgeschwindigkeit des betreffenden Bildinhalts erfolgt.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß die Bewegungsgeschwindigkeit des Bildinhalts durch Tiefpaßfilterung detektiert wird. 5
6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß die Bewegungsgeschwindigkeit des Bildinhalts durch eine Mittelwertbildung detektiert wird. 10
7. Verfahren nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß mindestens eine nichtlineare Beeinflussung bei der Erzeugung des Schätzwertsignals für den Rauschanteil erfolgt. 15
8. Verfahren nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß lediglich das Luminanzsignal der Rauschreduktion unterzogen wird.
9. Schaltungsanordnung zur Rauschreduktion digitalisierter Fernsehsignale, gekennzeichnet durch 20
 - einen Signalzweig für das verrauschte Eingangssignal zwischen dem Eingang (1) der Schaltungsanordnung, an dem auch ein erster Eingang (+) eines ersten Subtrahierers (3) angeschlossen ist, und einem ersten Eingang (+) eines zweiten Subtrahierers (4), 25
 - einen Rekursionszweig mit einem Vollbildspeicher (5), dessen Eingang am Ausgang des zweiten Subtrahierers (4) liegt, an dem sich auch der Ausgang (2) der Schaltungsanordnung befindet, und mit dem Ausgang des Vollbildspeichers (5) am zweiten Eingang (–) des ersten Subtrahierers (3), 30
 - und
 - einen Zweig zwischen dem Ausgang des ersten Subtrahierers (3) und dem zweiten Eingang (–) des zweiten Subtrahierers (4) mit Einrichtungen (6) für die Berechnung eines Schätzwertsignals für den Rauschanteil. 35
10. Schaltungsanordnung nach Anspruch 9, gekennzeichnet durch einen als Schleife (6.00) ausgebildeten Zweig mit Einrichtungen (6) und einem Abzweig mit Einrichtungen (6.90) zu deren Steuerung sowie durch einen Laufzeitausgleich (7) im Signalzweig für das verrauschte Eingangssignal, dessen 40 Verzögerungszeit der Dauer entspricht, die für die Erzeugung des Schätzwertsignals für den Rauschanteil benötigt wird.
11. Schaltungsanordnung nach Anspruch 10, gekennzeichnet durch zwei Signalpfade in der Schleife, von denen zumindest einer ein Filter (6.11; 6.21), insbesondere einen Hochpaß (6.11) enthält, und die beide je einen Multiplizierer (6.12; 6.22) enthalten, welche an einen Addierer (6.30) führen. 50
12. Schaltungsanordnung nach Anspruch 11, gekennzeichnet durch einen Steuer-Abzweig mit einem Betragsbildner (6.91), einem zweidimensionalen Tiefpaß (6.92) und einem Tabellenspeicher (6.93), dessen Ausgänge (x_1 , x_2) an die Multiplizierer (6.12; 6.22) in den Signalpfaden führen. 55
13. Schaltungsanordnung nach Anspruch 11 oder 12, gekennzeichnet durch einen Tiefpaß (6.21) im anderen Signalpfad. 60
14. Schaltungsanordnung nach einem der Ansprüche 9 bis 13, gekennzeichnet durch mindestens einen nichtlinearen Signalwandler (6.13; 6.23; 6.31) in der Schleife. 65
15. Schaltungsanordnung nach Anspruch 14 und ei-

nem der Ansprüche 11 und 12, gekennzeichnet durch eine Vereinigung eines nichtlinearen Signalwandlers (6.13; 6.23) mit einem Multiplizierer (6.12; 6.22).

16. Schaltungsanordnung nach Anspruch 15, gekennzeichnet durch eine Ausbildung eines mit einem nichtlinearen Signalwandler (6.13; 6.12) vereinigten Multiplizierers (6.12; 6.22) als Tabellenspeicher (ROM, (E) PROM).
17. Schaltungsanordnung nach einem der Ansprüche 11 bis 15, gekennzeichnet durch eine Anordnung des zweidimensionalen Tiefpasses (6.92) vor dem Betragsbildner (6.91) und einen Subtrahierer (6.19) anstelle des Hochpasses (6.11).
18. Schaltungsanordnung nach Anspruch 17, gekennzeichnet durch eine Vereinigung des Betragsbildners (6.91) und des Tabellenspeichers (6.93) in einem adressierbaren Speicher (ROM, (E) PROM).
19. Schaltungsanordnung nach einem der Ansprüche 10 bis 18, gekennzeichnet durch eine dreifache Ausbildung für das Luminanz- und die beiden Chrominanzsignale bzw. für die R-, G-, B-Signale eines Farbfernsehsignals.
20. Schaltungsanordnung nach Anspruch 19, gekennzeichnet durch eine komfortablere Ausbildung der für das Luminanzsignal vorgesehenen Schaltungsanordnung und eine einfachere Ausbildung der Schaltungsanordnungen für Chrominanz-Signale.
21. Schaltungsanordnung nach einem der Ansprüche 10 bis 18, gekennzeichnet durch einen Multiplexer vor dem Eingang (1) und einen Demultiplexer hinter dem Ausgang (2) und einen Zeitmultiplexbetrieb für das Luminanz- und die Chrominanz- bzw. die R-, G-, B-Signale.
22. Schaltungsanordnung nach einem der Ansprüche 9 bis 21, gekennzeichnet durch eine digitale Verarbeitung und Speicherung der Signale in der gesamten Anordnung mit einer höheren Genauigkeit, als sie durch die Auflösung der Ein- und Ausgangssignale vorgegeben ist.

Hierzu 5 Seite(n) Zeichnungen

Fig. 1

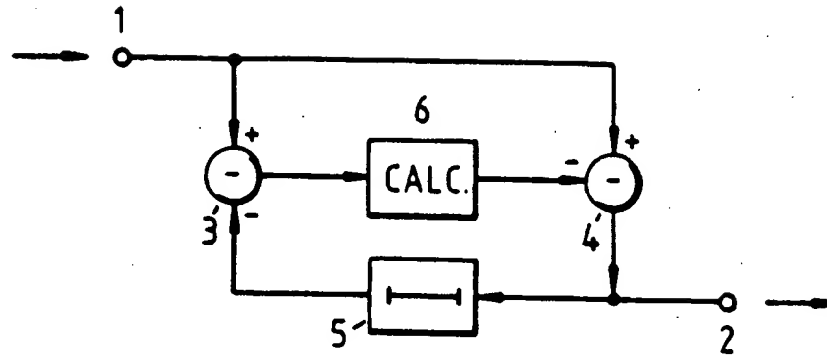


Fig. 2

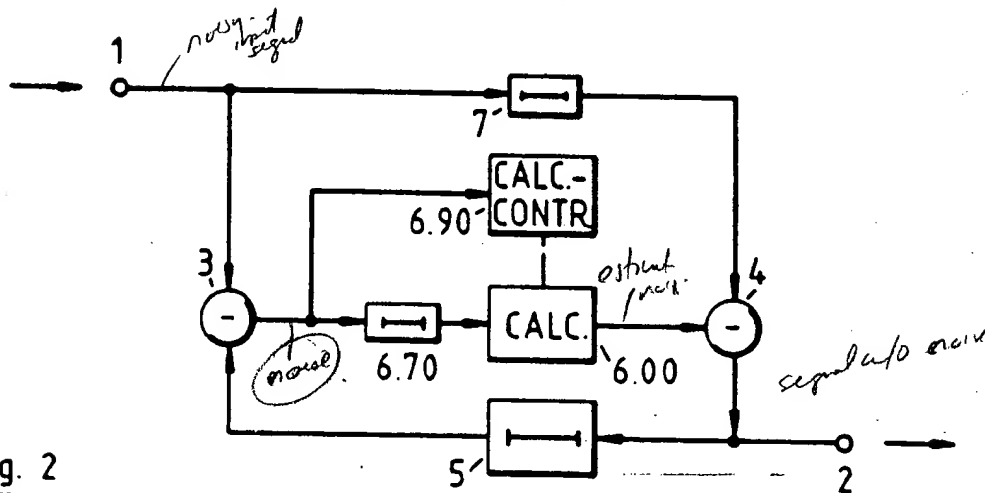
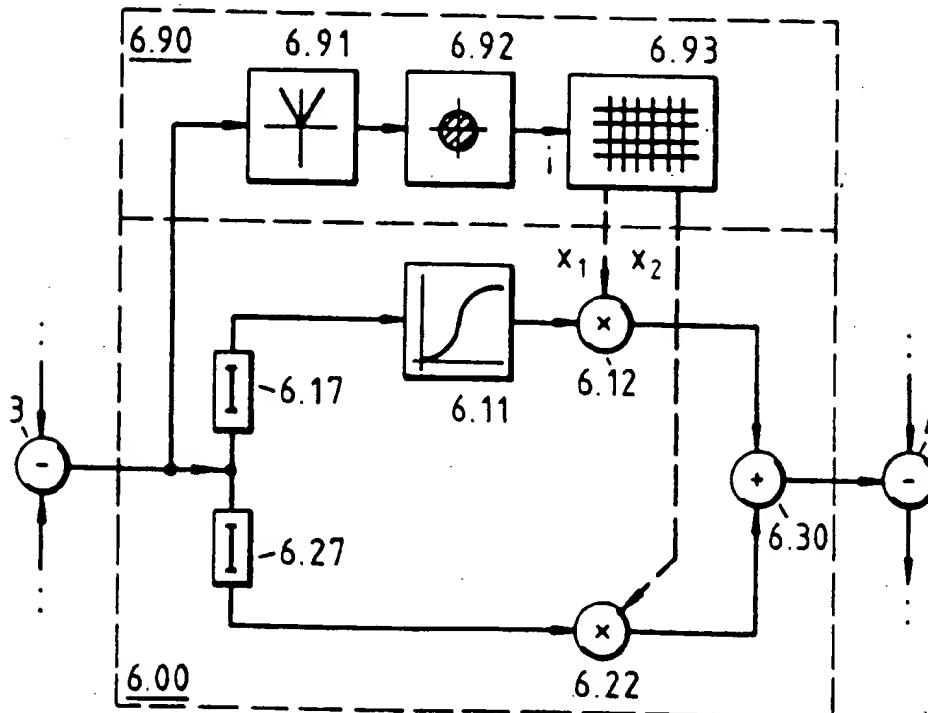


Fig. 3



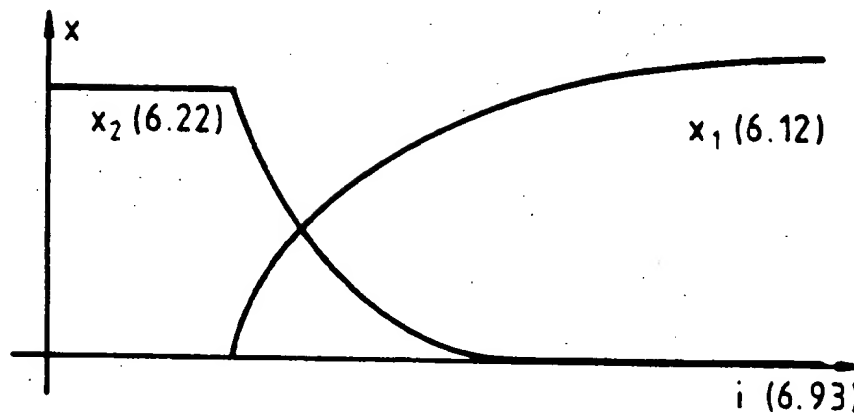


Fig. 4

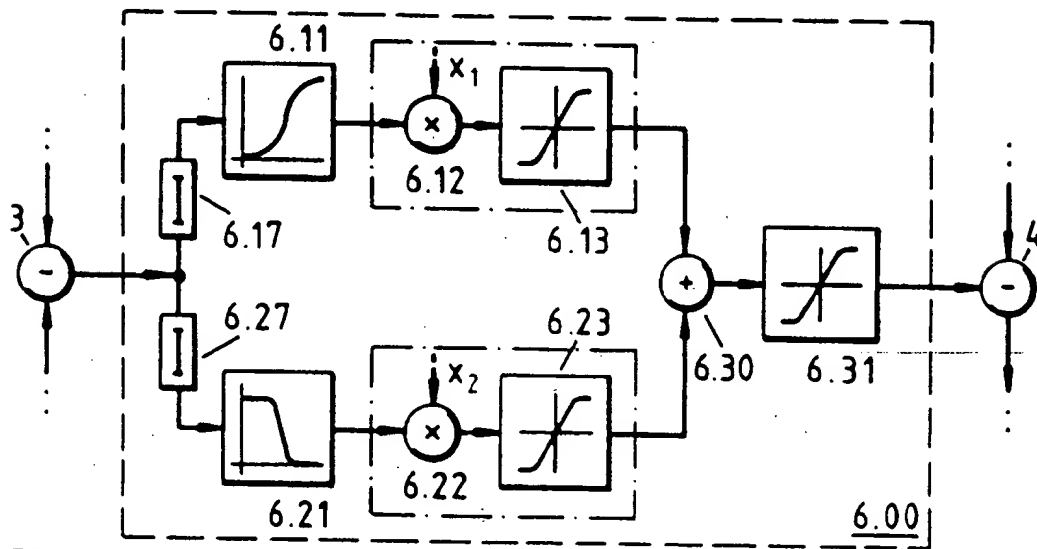


Fig. 5

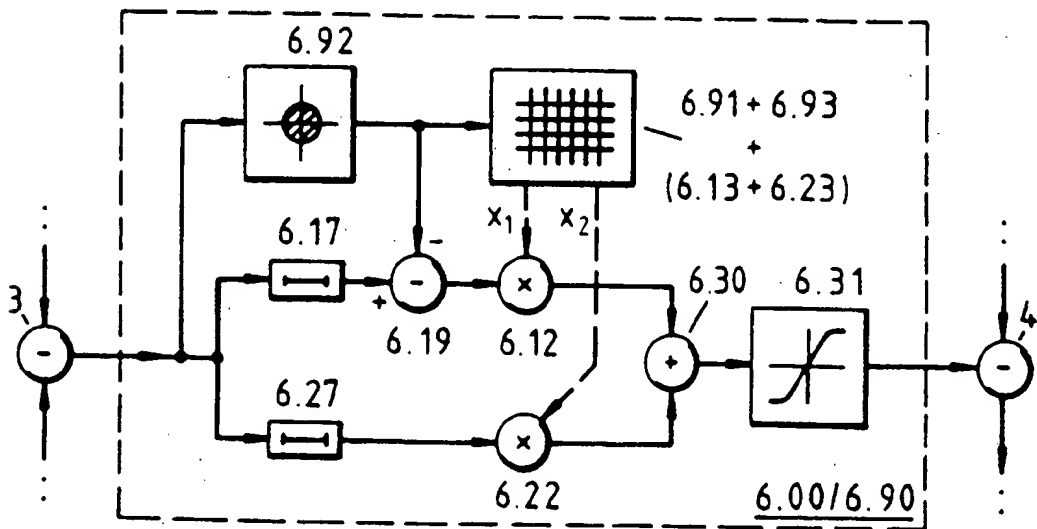


Fig. 6

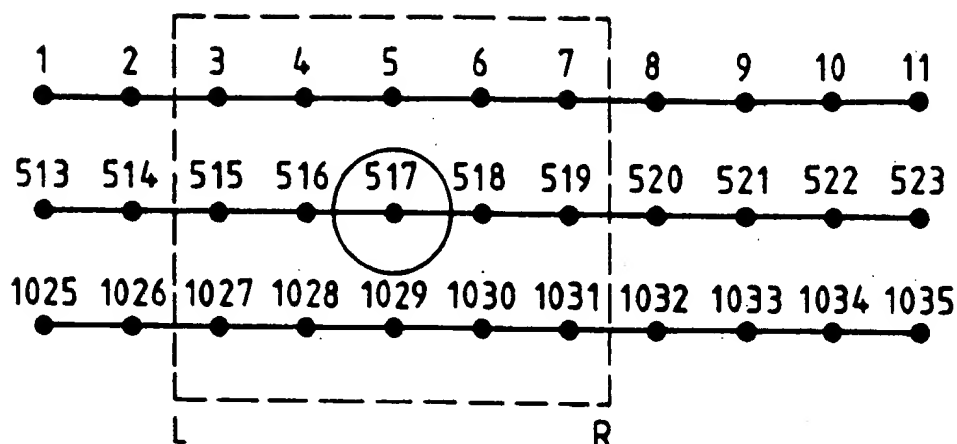


Fig. 7

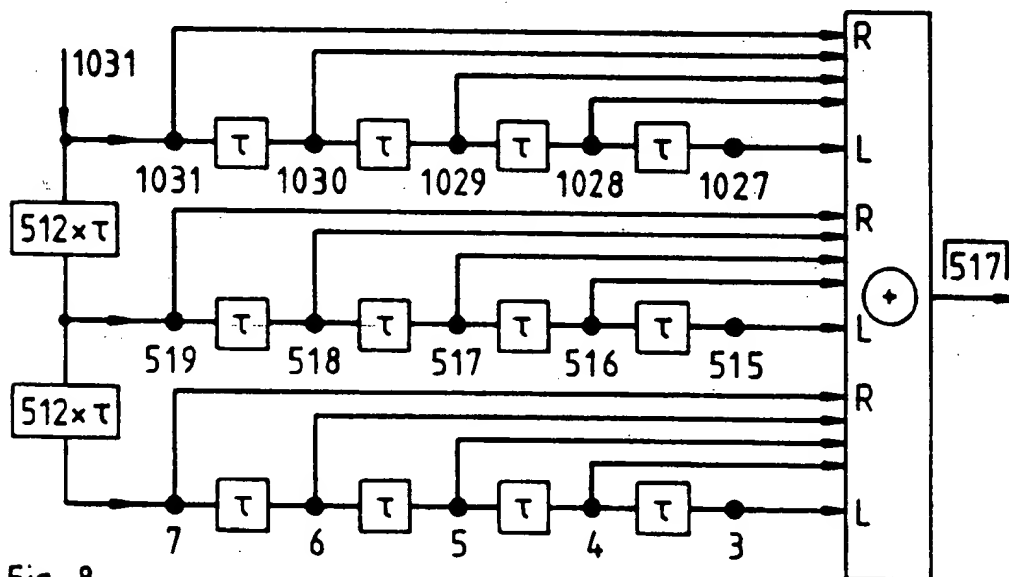


Fig. 8

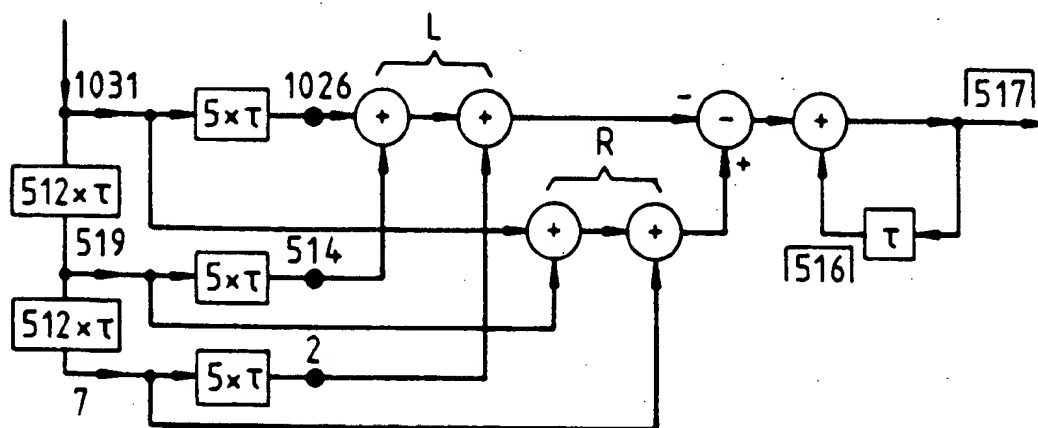


Fig. 9

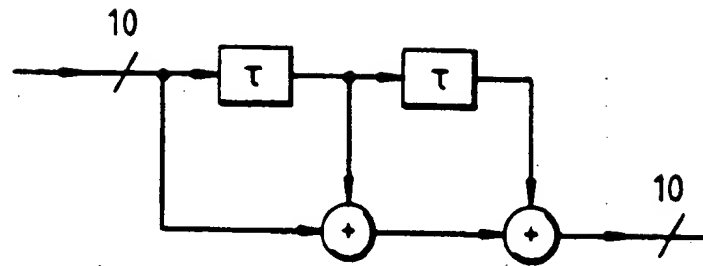


Fig. 10

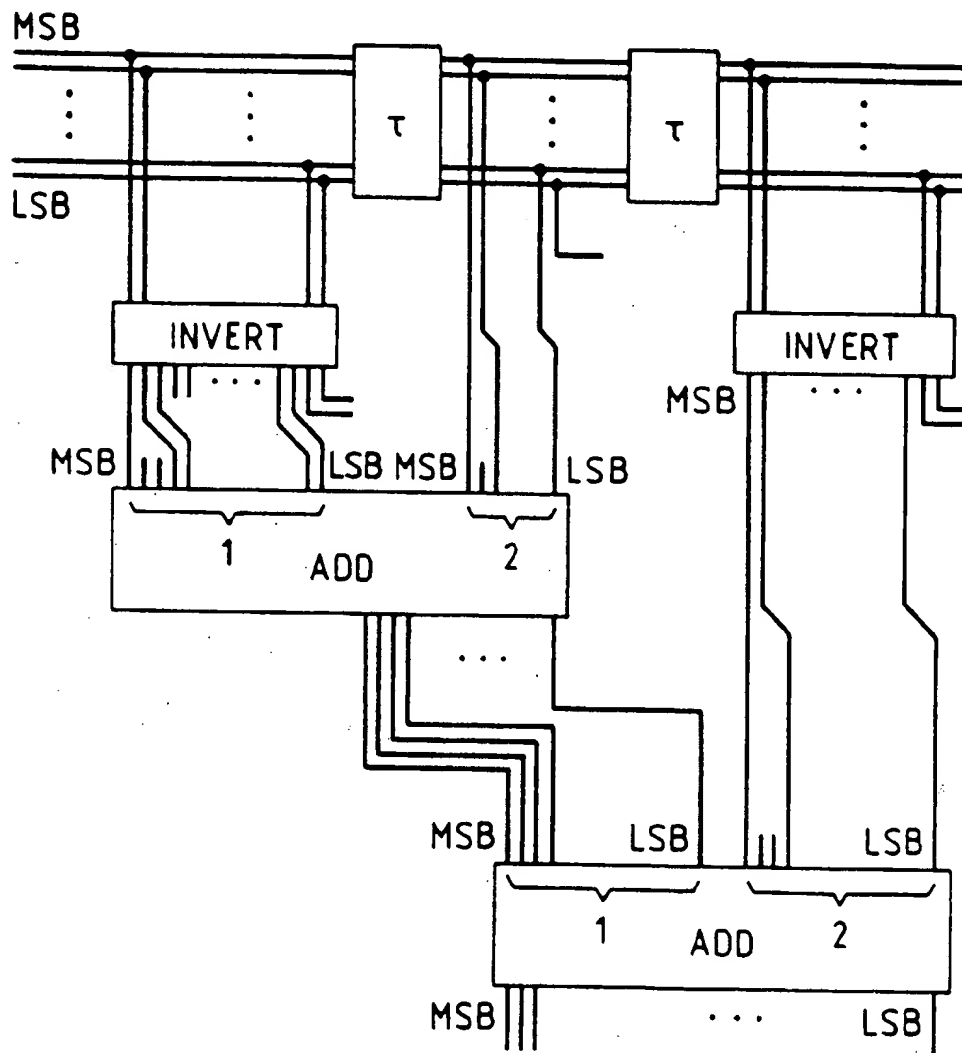


Fig. 11

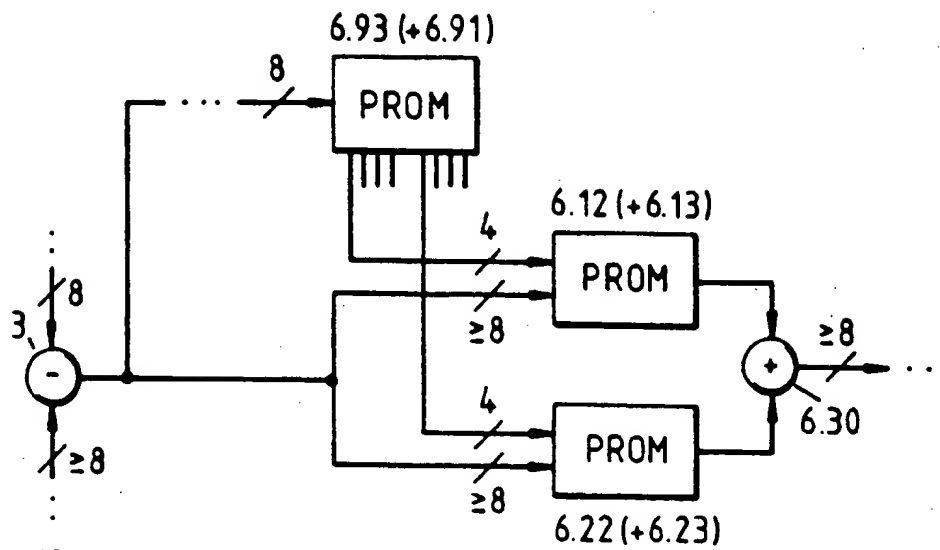


Fig. 12

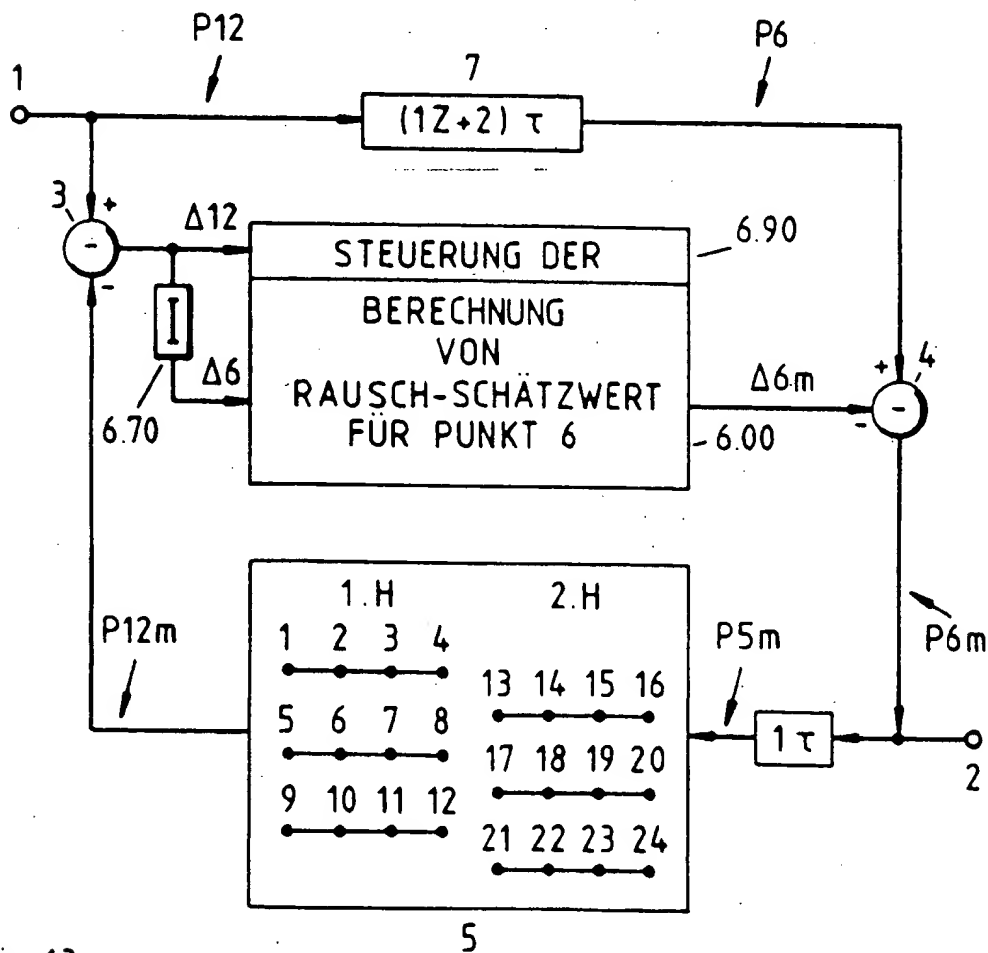


Fig. 13